

CHIPONE

集创北方

ICND1018

(LED 显示屏行驱动芯片)

概述

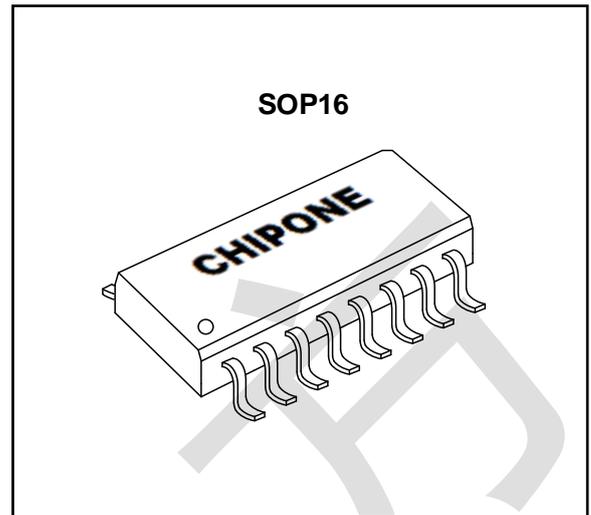
ICND1018 是一款专为 LED 扫描屏设计的行驱动管，集成串行译码电路及功率 PMOS 管。

ICND1018 采用 SOP16 的封装型式，内部集成防烧功率管、消上鬼影、LED 灯珠保护等功能。

特性

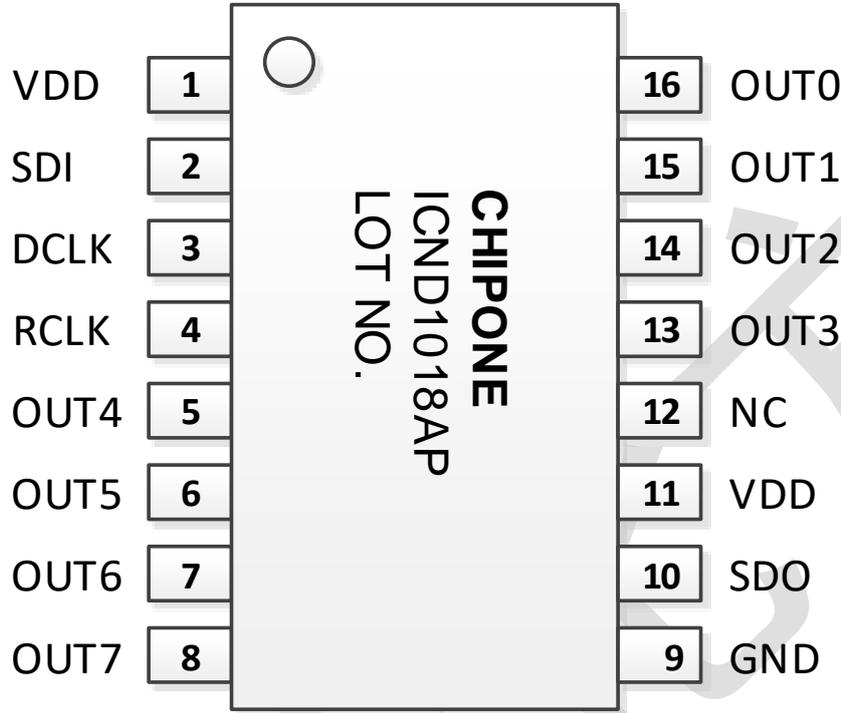
- ◇ 集成串行译码电路
- ◇ 集成 8 个功率 PMOS 输出 PIN, 导通电阻 120 mΩ
- ◇ 防烧功率 PMOS 管
- ◇ LED 显示屏消除上鬼影
- ◇ 改善 LED 显示屏灯珠短路造成的毛毛虫现象
- ◇ 集成防 LED 灯珠反向击穿稳压电路
- ◇ 支持最大持续电流 2.2A
- ◇ 最大功耗 650mW @ $V_{DD}=5\text{V}</math> & $I_{VDD}=1.8\text{A}</math>$$
- ◇ 消影电位 8 档可调
- ◇ 内置 2 种消影模式

封装



引脚说明

AP: SOP16



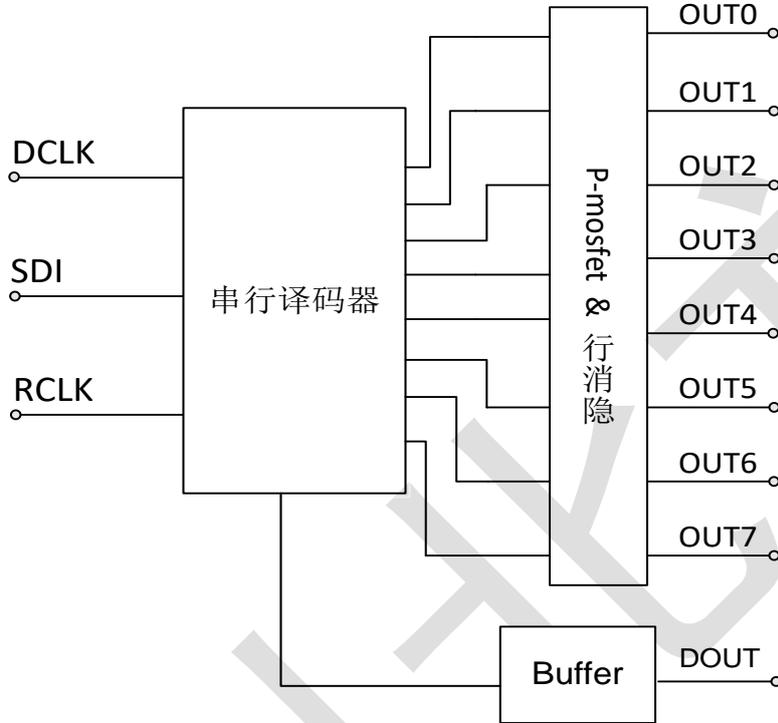
ICND1018AP (SOP16)		
引脚编号	引脚名称	功能
1	VDD	电源端
2	SDI	串行数据输入
3	DCLK	串行数据移位时钟
4	RCLK	寄存器时钟
5~8, 13~16	OUT0~OUT7	输出通道
9	GND	接地端
10	SDO	串行数据输出
11	VDD	电源端
12	NC	未连接

备注 1：数据管脚对应

SDI 对应原 3-8 译码 C 信号；
 DCLK 对应原 3-8 译码 A 信号；
 RCLK 对应原 3-8 译码 B 信号。

备注 2：引脚 11 电源端如需兼容 ICND2018，可浮空。在此状态下工作会影响芯片通道输出电流能力。

ICND1018 框图



极限参数 (Ta = 25°C)

参数	符号	范围	单位
逻辑电源电压	V _{DD}	-0.5 ~ +7.0	V
逻辑输入电压	V _I	-0.5 ~ V _{DD} +0.5	V
功率损耗 (Ta=25°C, 4层 PCB)	SOP16 P _D	1.73	W
热阻抗	SOP16 R _{th((j-a))}	72.4	°C/W
工作温度	T _{opt}	-40 ~ +85	°C
储存温度	T _{stg}	-50 ~ +150	°C

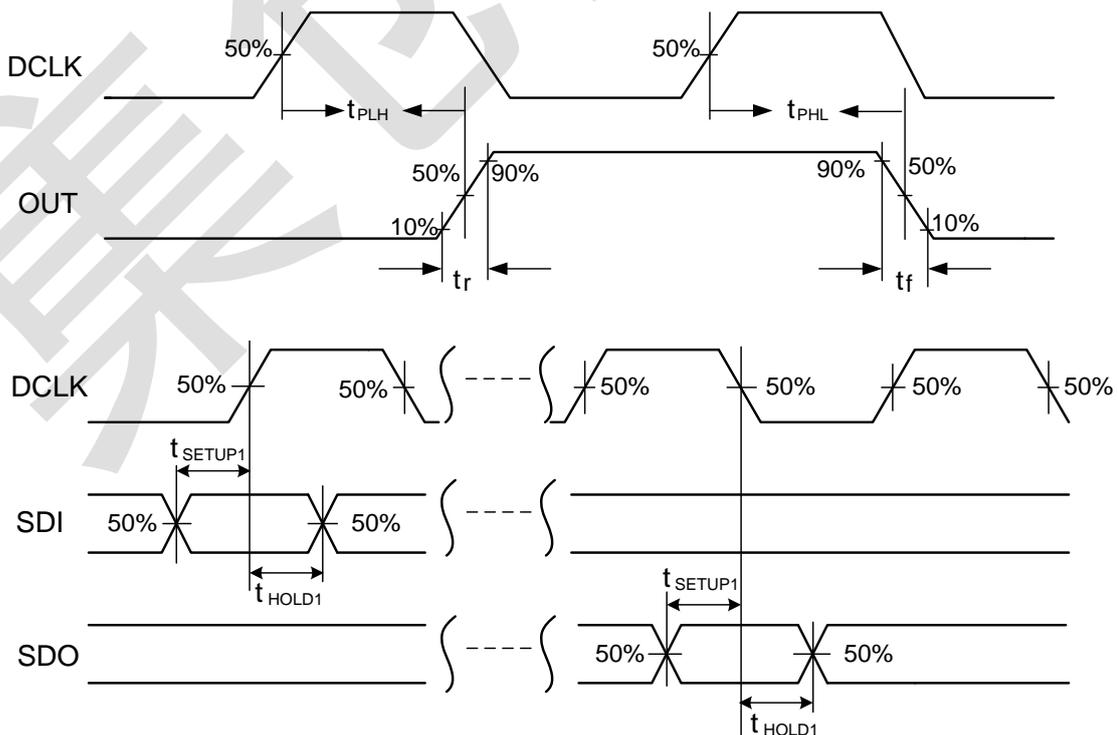
直流特性 (T_a = 25°C, 如不另外说明)

参数	符号	最小值	典型值	最大值	单位	测试条件
逻辑电源电压	V _{DD}	3.0	5.0	5.5	V	-
高电平输入电压	V _{IH}	0.7×V _{DD}	-	-	V	-
低电平输入电压	V _{IL}	-	-	0.3×V _{DD}	V	-
静态电流损耗	I _{DD}	-	3	-	mA	V _{DD} =5.0V
输出端口驱动电流	I _o	-	-	2.2	A	
PMOS 导通电阻	R _{DS(ON)}	-	120	-	mΩ	

交流特性 (T_a = 25°C, 如不另外说明)

参数	符号	最小值	典型值	最大值	单位	测试条件
输出上升延时	t _{PLH}	-	48	-	ns	V _{DD} =5.0V C _L =2nF
输出下降延时	t _{PHL}	-	220	-	ns	
输出上升沿	t _r	-	46	-	ns	
输出下降沿	t _f	-	180	-	ns	
建立时间	t _{SETUP1}	30	-	-	ns	
保持时间	t _{HOLD1}	30	-	-	ns	

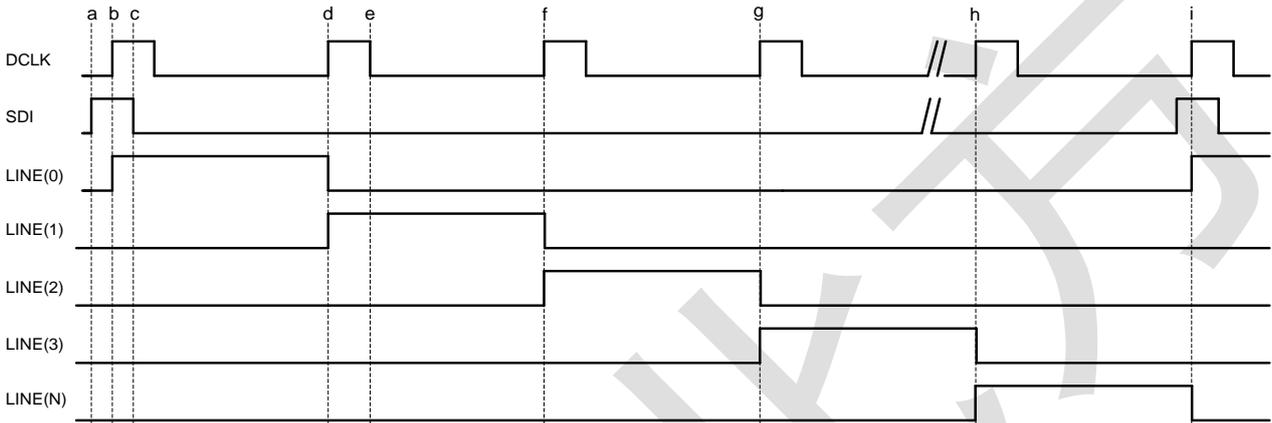
时序图



数据协议

ICND1018 为共阳显示屏串行译码行管驱动，每次换行固定为发送 1 个 DCLK，通道输出高时为通道打开时刻。

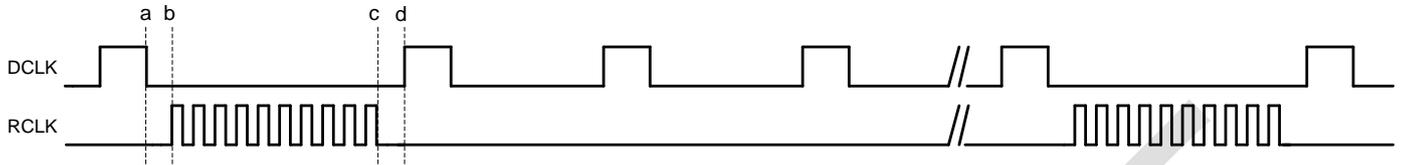
DCLK 的上升沿为换行信号，收到 DCLK 的上升沿后，数据移位一次，相应的打开通道也移位一次。DCLK 的宽度为消影时间，所以需要做到 DCLK 宽度与界面消影参数联动。



时间	描述	最小值
Tb-Td	两次 DCLK 上升沿之间为一行显示时间	
Te-Tf	DCLK 下降沿到下一个上升沿期间为可进行寄存器配置的区域	
Td-Te	DCLK 脉宽为消影时间	500ns
Ta-Tb	建立时间	20ns
Tb-Tc	保持时间	20ns

寄存器配置

Ta-Td 之间，即 DCLK 下降沿到下一个上升沿期间为可进行寄存器配置的区域，通过此区域 RCLK 的发送个数来进行寄存器配置。



寄存器值与 RCLK 个数对应关系为：

$$\text{Reg [3:0]} = \text{RCLK} - 8$$

时 间	描 述	最 小 值
Tb-Tc	寄存器配置区域(RCLK 的 CLK 个数 >= 8 个)	
Ta-Tb	寄存器配置前置空白区域	100ns
Tc-Td	寄存器配置后置空白区域	100ns

寄存器与配置指令

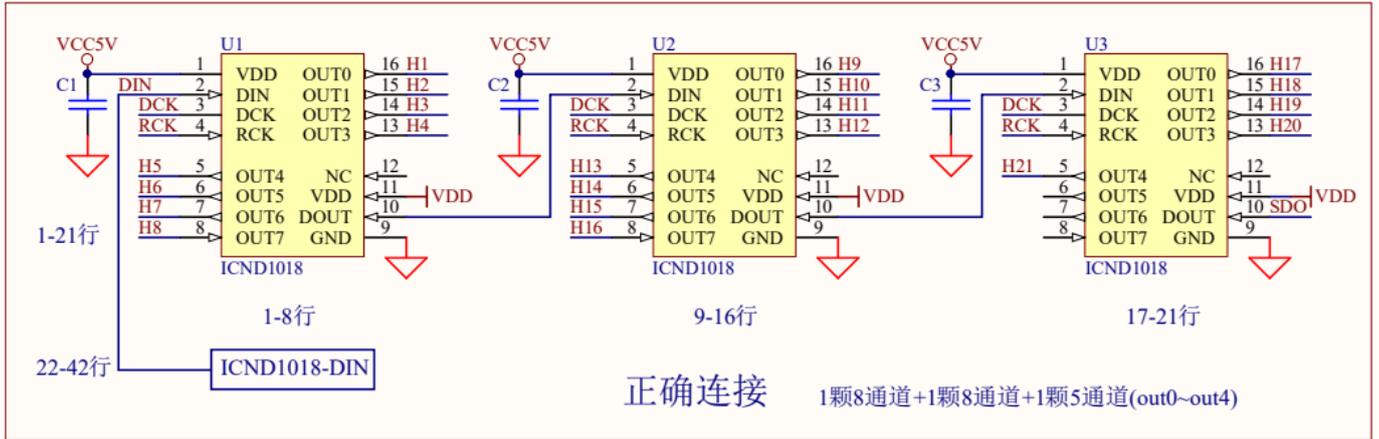
包含 RCLK 上升个数	模式选择 <3>	消隐增强	消隐寄存器 <2:0>	消隐电位(V) (V _{DD} =5V)	消隐电位(V) (V _{DD} =3.8V)
8	0	开启	000	4.0	3.04
9			001	2.25	1.71
10			010	2.5	1.90
11			011	2.75	2.09
12			100	3.0	2.28
13			101	3.25	2.47
14			110	3.5	2.66
15			111	3.75	2.85
16	1	关闭	000	4.0	3.04
17			001	2.25	1.71
18			010	2.5	1.90
19			011	2.75	2.09
20			100	3.0	2.28
21			101	3.25	2.47
22			110	3.5	2.66
23			111	3.75	2.85

默认值为<3:0>=1101

应用说明

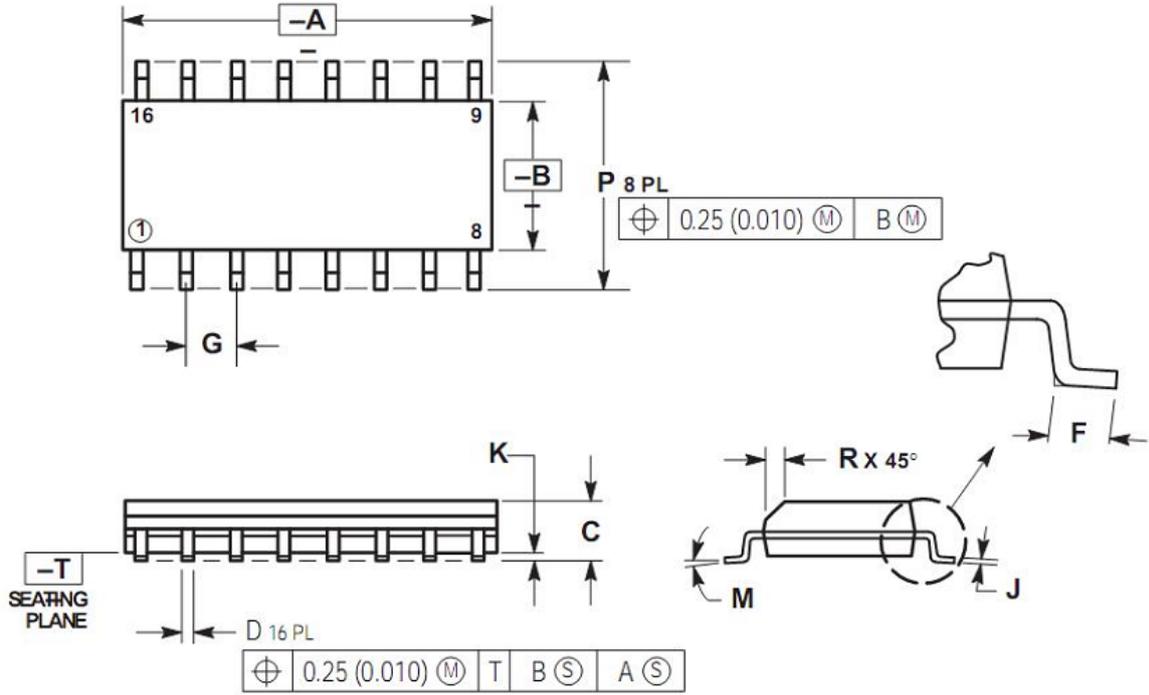
1. 所使用的通道必须从 OUT0~OUT7 顺序使用
2. 扫描数中间不能有空闲不使用的通道

以下以 21 扫为例，说明正确连接方式。



封装尺寸

SOP16



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.224
R	0.25	0.50	0.010	0.019

产品订购信息

产品编号	封装（无铅环保）	脚间距（mm）
ICND1018AP	SOP16	1.27

版本说明

版本	日期	备注
0.1	2023/05	初次发布内部版本
1.0	2023/06	正式发布

声明：

北京集创北方科技股份有限公司保留说明书的更改权，恕不另行通知！

任何半导体产品在特定条件下都有一定的失效或发生故障的可能，用户有责任在使用Chipone产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险及可能造成人身伤害或财产损失情况的发生！

集智创芯，我公司将竭诚为客户提供更优秀的产品！